

**REED SMITH LLP**  
3110 Fairview Park Drive  
Suite 1400  
Falls Church, Virginia 22042  
(703) 641-4200  
**February 9, 2004**

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

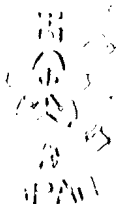
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 3 年 1 2 月    3 日  
Date of Application:

出 願 番 号                      特 願 2 0 0 3 - 4 0 3 9 6 9  
Application Number:  
[ST. 10/C] :                      [ J P 2 0 0 3 - 4 0 3 9 6 9 ]

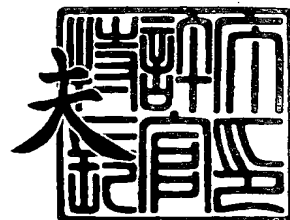
出      願      人                      株式会社日立製作所  
Applicant(s):



2 0 0 4 年    1 月 2 7 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康



出証番号    出証特 2 0 0 4 - 3 0 0 3 0 1 6

【書類名】 特許願  
【整理番号】 H03010801A  
【あて先】 特許庁長官 殿  
【国際特許分類】 G06K 19/07  
【発明者】  
    【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日立製作所  
                                中央研究所内  
    【氏名】 吉木 宏  
【発明者】  
    【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日立製作所  
                                中央研究所内  
    【氏名】 大川 武宏  
【特許出願人】  
    【識別番号】 000005108  
    【氏名又は名称】 株式会社日立製作所  
【代理人】  
    【識別番号】 100075096  
    【弁理士】  
    【氏名又は名称】 作田 康夫  
    【電話番号】 03-3212-1111  
【選任した代理人】  
    【識別番号】 100100310  
    【弁理士】  
    【氏名又は名称】 井上 学  
【手数料の表示】  
    【予納台帳番号】 013088  
    【納付金額】 21,000円  
【提出物件の目録】  
    【物件名】 特許請求の範囲 1  
    【物件名】 明細書 1  
    【物件名】 図面 1  
    【物件名】 要約書 1

**【書類名】 特許請求の範囲****【請求項 1】**

中間タップの設けられたアンテナコイルと、  
前記アンテナコイルの両端に接続された第 1 のコンデンサと、  
前記アンテナコイルの中間タップに端子の一方が接続された第 2 のコンデンサと、  
前記第 2 のコンデンサの他方の端子と前記アンテナコイルの両端のいずれか一方とに接続された IC チップとを備えることを特徴とする非接触識別媒体。

**【請求項 2】**

請求項 1 に記載の非接触識別媒体であって、  
第 3 のコンデンサを有し、  
前記第 3 のコンデンサは、前記 IC チップに並列に接続されることを特徴とする非接触識別媒体。

**【請求項 3】**

請求項 1 に記載の非接触識別媒体であって、  
前記第 2 のコンデンサのキャパシタンスが、前記 IC チップの端子間キャパシタンスが小さいことを特徴とする非接触識別媒体。

**【請求項 4】**

請求項 2 に記載の非接触識別媒体であって、  
前記第 2 のコンデンサのキャパシタンスが、並列接続された前記 IC チップの端子間キャパシタンスと前記第 3 のコンデンサのキャパシタンスの和より小さいことを特徴とする非接触識別媒体。

**【請求項 5】**

アンテナコイルと、  
第 1 のコンデンサと、  
IC チップとを有し、  
前記 IC チップとアンテナコイルを第 1 のコンデンサを介して直列に接続し、前記第 1 のコンデンサのキャパシタンスが、IC チップの端子間キャパシタンスより小さいことを特徴とする非接触識別媒体。

**【請求項 6】**

請求項 5 に記載の非接触識別媒体において、  
前記 IC チップに並列に接続する第 2 のコンデンサを有し、  
前記第 1 のコンデンサのキャパシタンスが、IC チップの端子間キャパシタンスと第 2 のコンデンサのキャパシタンスの和よりも小さいことを特徴とする非接触識別媒体。

**【請求項 7】**

請求項 1 から 6 のいずれかに記載の非接触識別媒体であって、  
さらに基材を有し、  
前記アンテナコイルは、前記基材に形成されたメタライズパターンであり、  
いずれの前記コンデンサも、前記基材に形成された両面メタライズパターンであることを特徴とする非接触識別媒体。

**【請求項 8】**

前記非接触識別媒体は IC カードであることを特徴とする請求項 1 から 6 に記載の非接触識別媒体。

**【請求項 9】**

前記非接触識別媒体は携帯端末であることを特徴とする請求項 1 から 6 に記載の非接触識別媒体。

【書類名】明細書

【発明の名称】非接触識別媒体

【技術分野】

【0001】

非接触 IC カードや無線タグなどの非接触識別媒体に関する。

【背景技術】

【0002】

情報を電子回路に記憶し非接触で情報通信を行う非接触 IC カードや無線タグなどの非接触識別媒体（以下本明細書では RFID (RADIO FREQUENCY IDENTIFICATION) を用いる）の内、電池を有しない RFID は通信を行う外部機器のアンテナから放射される特定の周波数の電磁界を搬送波としてアンテナコイルで受信し、アンテナコイルに接続される IC (Integrated Circuit) 内で直流電力に変換し IC 自身に使用される。該 IC は外部機器のアンテナと RFID のアンテナコイルを介して外部機器との通信を行う。

【0003】

特許文献 1 は、導電体パターンで構成するコイルを基板上に配置し、その導電体パターンコイルに対向して導電体を形成することでチップコンデンサ等の個別部品を用いることなく伝送効率に係わるコイル面積の低下のないコンデンサを基板上に形成し、非接触 IC カードの信頼性を高める技術を開示する。

【0004】

特許文献 2 は、カード基板の製造時に決定されるコイルのインダクタンス、IC チップの持つ端子間の容量ばらつきによってそれぞれ異なる回路の共振周波数を、連結した構成のコンデンサの連結部を切断することにより、コンデンサの静電容量を調整して、回路の同調補正を行う技術を開示する。

【0005】

特許文献 3 は、電線または導体パターンで形成されたコイルに中間タップを設け、コイルの両端間にコンデンサを接続し、コイルの一端と中間タップとの間に負荷回路を接続することにより、コイルの巻数を増やして多くの電力を得て、中間タップの設定によってコイルを含む共振回路の出力インピーダンスと負荷回路の入力インピーダンスとを整合させ、負荷回路へ効率良く電力を伝送する技術を開示する。

【0006】

特許文献 4 は、コイルと直列に接続した 2 個のコンデンサと、2 個のコンデンサ間とコイルの間に IC を接続して構成されるインピーダンス整合回路により、アンテナ部のインピーダンスと IC のインピーダンスを整合させて、アンテナ部から IC への電力伝送効率を最大にし、交信距離をさらに伸ばす技術を開示する。

【0007】

近年 RFID への期待が高まり、より便利に使うために外部機器と RFID 間の通信距離をできるだけ伸ばすことが要求されている。

外部機器と RFID 間の通信距離を伸ばす手段としては、効率よく電力を受信するために、図 1 に示すように、RFID のアンテナコイルに並列にコンデンサを接続し、搬送波の周波数に合わせた共振回路を形成し、IC を該コンデンサに並列に接続する技術がある。アンテナコイル 1 の両端に並列共振用のコンデンサ 2 が接続され、該コンデンサ 2 と並列に IC 3 の端子間キャパシタンス 3 A が接続される。共振周波数は該コンデンサ 2 のキャパシタンスと該 IC 3 の端子間キャパシタンス 3 A を加算したものと該アンテナコイル 1 のインダクタンスとで決まる。該コンデンサ 2 としては RFID 基材である極薄い誘電体の両面メタライズパターンによって形成される。あるいは個別部品として取り付けられる。

【0008】

アンテナコイル 1 のインダクタンス及び両面メタライズパターンによって形成されるコンデンサ 2、あるいは個別部品としてのキャパシタンスは製造上一定の精度を保てるが、

該 IC3 のアンテナコイルとの接続端キャパシタンス及び IC チップ自体のキャパシタンス 3A は製造上の各種要因により 20% から 30% 程度のばらつきを生ぜざるを得ない。このばらつきは共振周波数に直接影響し、電力の受信効率および通信距離に直接影響を与える。

#### 【0009】

図 1 の従来（典型的には特許文献 1）の構成における IC チップの端子間キャパシタンスの製造ばらつき（偏差）と共振周波数の変化量（偏差）の一例を図 2 に示す。図 2 の例では、IC チップのキャパシタンスが製造ばらつきにより  $\pm 30\%$  変化した場合、共振周波数は  $\pm 10\%$  程度の影響を受ける。従い、このような構成であると、アンテナコイルおよび共振キャパシタンスと並列に接続されているために、IC チップのアンテナコイル接続用端子間キャパシタンスと共振コンデンサのキャパシタンスの和が共振周波数を決定し、IC チップの端子間キャパシタンスの製造ばらつきが直接、共振周波数に影響をうける。

#### 【0010】

IC のアンテナコイル接続用端子間のキャパシタンス及び IC チップ自体のキャパシタンスは IC 製作上、接続工程上の各種要因でばらつきが生じるため、共振周波数を正確に合わせるためには、特許文献 2 のようにメタライズパターンで形成されるコンデンサのトリミングか IC 内のコンデンサ形成回路部分のトリミングのどちらかの方法によるトリミング行程が必然となり多大な作業時間と経費が生じていた。

また、該 IC の端子間レジスタンスによりアンテナ共振回路の Q が低下し、受信電圧も十分でなく通信可能距離も伸びなかった。

#### 【0011】

【特許文献 1】特開平 11-306303 号公報

#### 【0012】

【特許文献 2】特開平 11-353440 号公報

【特許文献 3】特開 2000-278172 号公報

【特許文献 4】特開 2001-188890 号公報

#### 【発明の開示】

#### 【発明が解決しようとする課題】

#### 【0013】

本発明は、上記問題点に鑑みてなされたものであり、共振周波数に対して、安価且つ簡便に IC チップのアンテナコイルとの接続端キャパシタンス及び IC チップ自体のキャパシタンス等のアンテナコイル接続用端子間キャパシタンスのばらつきによる電力の受信効率および通信距離へ影響を最小減にすることを目的とする。

さらに、IC の端子間レジスタンスによりアンテナ共振回路の Q 低下による通信可能距離も低下を防ぐことも目的とする。

#### 【課題を解決するための手段】

#### 【0014】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記の通りである。

中間タップの設けられたアンテナコイルと、前記アンテナコイルの両端に接続された第 1 のコンデンサと、前記アンテナコイルの中間タップに端子の一方が接続された第 2 のコンデンサと、前記第 2 のコンデンサの他方の端子と前記アンテナコイルの両端のいずれか一方とに接続された IC チップとを備えることを特徴とする非接触識別媒体である。

#### 【0015】

この構成によれば、IC チップの端子間キャパシタンスは、直列に接続されたコンデンサにより共振周波数への影響は小さくなり、中間タップに接続されることによりさらに小さくなる。したがって、端子間キャパシタンスの製造ばらつきの影響が大幅に軽減されて調整用のトリミングも不要となる。また、直列に接続されたコンデンサにより IC チップの端子間キャパシタンスが大きくても、全体の共振キャパシタンスは等価的に小さくでき

るので、アンテナコイルの巻き数を増やすなど、インダクタンスを大きくすることができ、誘起電力も大きくできる。

#### 【発明の効果】

##### 【0016】

本発明によれば、ICの端子間キャパシタンスの製造差異による共振周波数のずれへの影響を大幅に低減でき、安価なRFIDを提供できる。そして、アンテナコイルの共振回路のQを高くすることができ、通信距離を伸ばすことができる。

#### 【実施例1】

##### 【0017】

以下、本発明の実施の形態を図面を参照して説明する。

図3は本発明の実施の一例として非接触ICカードに適用した場合の回路構成を示す図である。例えば、搬送波周波数は13.56MHzである。アンテナコイル1は、巻き数が10ターン程度で3ターン程度の位置に中間タップを設ける。その中間タップにコンデンサ5を直列に介してICチップ3を接続する。

ICチップの端子間キャパシタンス3Aは、コンデンサ5との直列接続されるため、コイル側から見た等価的なキャパシタンスは、

##### 【0018】

##### 【数1】

$$C_s / (1 + C_s / C_{in}) \dots\dots (数1)$$

##### 【0019】

となる。ここで、 $C_{in}$ は端子間キャパシタンス3Aで、 $C_s$ は直列に接続されたコンデンサ5のキャパシタンスである。

この等価キャパシタンスの数1からも、 $C_{in}$ 単独の場合より、本発明の $C_{in}$ の共振周波数への寄与は小さくなることが分かる。そして、コイルの中間タップに接続されるため、端子間キャパシタンスの製造ばらつきの共振周波数への影響は、さらに小さくなる。また、上記等価キャパシタンスの式から、 $C_s \ll C_{in}$ とすれば、 $C_{in}$ のばらつきの影響低減効果はさらに大きくなることが分かり、この場合、共振周波数の調整のためのトリミングは不要となる。

##### 【0020】

また、前述のごとく、共振周波数は搬送波周波数13.56MHz近辺に合わせた場合、従来構成では、ICチップ3の端子間キャパシタンス $C_{in}$ 3Aが大きい場合には、コイルのインダクタンスは小さくせざるを得なかったが、本発明の構成によれば、ICチップ3にコンデンサ5を直列接続することにより、等価的な共振キャパシタンスは、数1からも分かるように、 $C_{in}$ より小さくできるために、アンテナコイル1の共振インダクタンスを大きくでき、巻き数を増加できるので、アンテナコイルによる受信電力も大きくでき、通信距離も長くできる。

#### 【実施例2】

##### 【0021】

図4は、実施例1の構成でさらに、ICチップに並列にコンデンサ6を付加したものである。これにより、ICチップ3の端子間キャパシタンス3Aが直列コンデンサ5より小さい場合もコンデンサ6のキャパシタンスをコンデンサ5のキャパシタンスより大きくしておけば、ICチップ3の製造ばらつきによる共振周波数への影響を確実に減少させることができる。さらに、全体の共振キャパシタンスも小さくでき、コイルのインダクタンスを大きくでき、従い誘起電力も大きくできる。

##### 【0022】

図4の構成で、第2のコンデンサ5のキャパシタンスを、ICチップのキャパシタンス3Aと第3のコンデンサ6のキャパシタンスの和よりも小さくすることによっても、上述の実施例1と同様の効果はある。

#### 【実施例3】

## 【0023】

図5は本発明の他の実施の一例として非接触ICカードに適用した場合の回路構成を示す図である。例えば、搬送波周波数13.56MHzである。図5に示すように、アンテナコイル1と、コンデンサ2と、ICチップ3とを有し、ICチップ3とアンテナコイル1をコンデンサ7を介して直列に接続する。

コイルからみた等価キャパシタンスは、

## 【0024】

## 【数2】

$$C1 / (1 + C1 / C_{in}) \dots\dots (数2)$$

## 【0025】

となる。ここで、コンデンサ7のキャパシタンスC1を、ICチップの端子間キャパシタンスC<sub>in3A</sub>より小さくしている。

このようにすることにより、共振周波数は該アンテナコイル1のインダクタンスと第1のコンデンサ7のキャパシタンスC1が支配的に作用し、ICチップ3の端子間キャパシタンス3Aの製造ばらつきの共振周波数への影響が大幅に軽減され、トリミング等の調整は不要になる。

図10は図5で示した本発明の実施例3のICカード状のRFIDの実装図である。

## 【0026】

図10において、基材4は極く薄い1/50mm厚のポリイミド材を使用し、該基材4裏面のメタライズパターンによりアンテナコイル1を形成している。これは図5のコイル1に対応している。また、該基材4両面のメタライズパターンにより共振用コンデンサ7を形成しており、このコンデンサは図5のコンデンサ7に対応している。該アンテナコイル1の外周端はICチップ3の一方の端子と接続される。ICチップの他方の端子は、コンデンサ7の裏面側に接続される。該アンテナコイル1の内周端はコンデンサ7の表面に接続される。

## 【実施例4】

## 【0027】

図6は上記の実施例3の構成において、ICチップ3に並列に接続する第2のコンデンサ8を有し、該第1のコンデンサ7のキャパシタンスC1を、ICチップ3の端子間キャパシタンスC<sub>in3A</sub>と第2のコンデンサ8のキャパシタンスC2'の和よりも小さくしている。

このような構成にすることにより、ICチップ3の接続端子間のキャパシタンスC<sub>in3A</sub>が比較的小さい場合も前記の大小関係を確実に保つことができ、ICチップの端子間キャパシタンス3Aの製造ばらつきの影響を確実に軽減できる。また、共振周波数やコイルのインダクタンスも自由に選択できるようになる。

ICチップのキャパシタンスが製造ばらつきにより±30%変化した場合の、本発明の図6に示す構成における共振周波数の変化量（偏差）の一例を図7に示す。図7から分かるように、本発明によれば、ICチップのキャパシタンスが±30%変化しても、共振周波数への影響は±1%程度と大幅に軽減される。

## 【0028】

また、本発明によれば、製造ばらつきの影響が大幅に軽減できるだけでなく、該IC3の端子間レジスタンスによるアンテナ共振回路のQ低下も改善され、受信電圧も大きくなり通信可能距離も大幅に伸びる。

受信電圧はコンデンサのキャパシタンス比C2/C1で変わる。ここで、C2はICチップ3の接続端子間のキャパシタンスC<sub>in3A</sub>と並列に接続されたコンデンサ8のキャパシタンスC2'の和である。C1は直列に接続されたコンデンサ7のキャパシタンスである。

図8、図9にコンデンサのキャパシタンス比を変えた時の受信できる電圧V2(V)の一例を示す。この例から分かるようにその比C2/C1は1以上あることが望ましい。



図11は、図6で示した本発明の実施例4のICカード状のRFIDの実装図である。

【0029】

図11において、基材4は極く薄い1/50mm厚のポリミド材を使用し、該基材4裏面のメタライズパターンにより図6で示したアンテナコイル1を形成している。また、該基材4両面のメタライズパターンにより第1のコンデンサ7および第2のコンデンサ8を形成している。これらは、図6で示したコンデンサ7およびコンデンサ8に対応している。該アンテナコイル1の外周端はICチップ3の一方の端子と第2のコンデンサ8の表面側に接続される。ICチップ3の他方の端子は第2のコンデンサ8および第1のコンデンサ7の裏面へ接続される。そして第1のコンデンサ7の表面はアンテナコイル1の内周端に接続される。

なお、図8、図9に示した共振周波数と受信電圧の特性は、図6の実施例4の構成のものであるが、この特性は、ICチップの入力端子に直列にコンデンサを接続して構成する場合、基本的な傾向は共通するものであり、実施例1～3も同様の傾向を有する。

【0030】

以上本発明者によってなされた発明を実施例に基き具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

例えば、以上の実施例では共振周波数は搬送波周波数13.56MHzを想定したが、本発明の構成は搬送波周波数に制約を受けるものではなく、種々の搬送波周波数への適用可能である。

本発明は、非接触ICカードおよび携帯端末、携帯電話等に搭載されて、電子乗車券、入場券、各種チケット、証明書、などに利用可能である。また、RFIDのタグとして流通系にも利用可能である。

【図面の簡単な説明】

【0031】

【図1】従来技術の基本回路構成図。

【図2】従来技術のICチップ入力端子容量と共振周波数の関係。

【図3】本発明の第1の実施例の回路構成図。

【図4】本発明の第2の実施例の回路構成図。

【図5】本発明の第3の実施例の回路構成図。

【図6】本発明の第4の実施例の回路構成図。

【図7】本発明のICチップ入力端子容量と共振周波数の関係。

【図8】本発明の共振周波数と受信電圧を示す図。

【図9】本発明のコンデンサのキャパシタンス比と受信電圧を示す図。

【図10】本発明の第3の実施例のICカード実装図。

【図11】本発明の第4の実施例のICカード実装図。

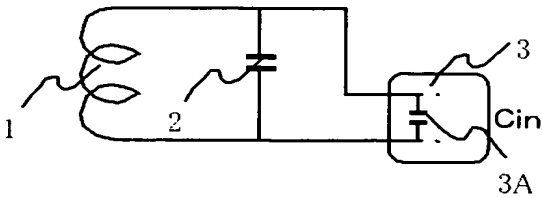
【符号の説明】

【0032】

1…アンテナコイル、 2, 2A～2H…共振コンデンサ、 3…ICチップ、 3A…ICチップ端子間キャパシタンス、 4…基材、 5, 6, 7, 8…コンデンサ。

【書類名】 図面  
【図 1】

図 1



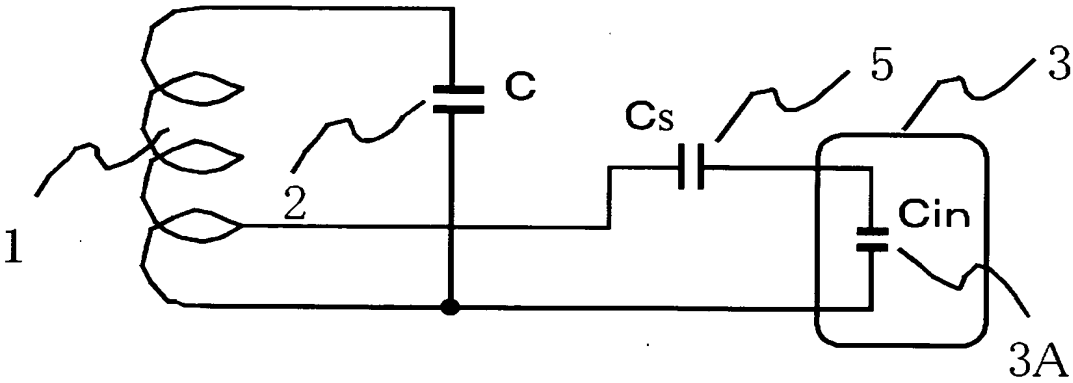
【図 2】

図 2

ICチップ入力容量		共振周波数		備 考
Cin(pF)	(偏差)	fres(MHz)	(偏差)	
26	(+30%)	12.38	(-8.7 %)	<従来回路>  L = 4.59 (μH)  C2' = 10(pF)
20	( 0 )	13.56	( 0 )	
14	(-30%)	15.16	(+11.8 %)	

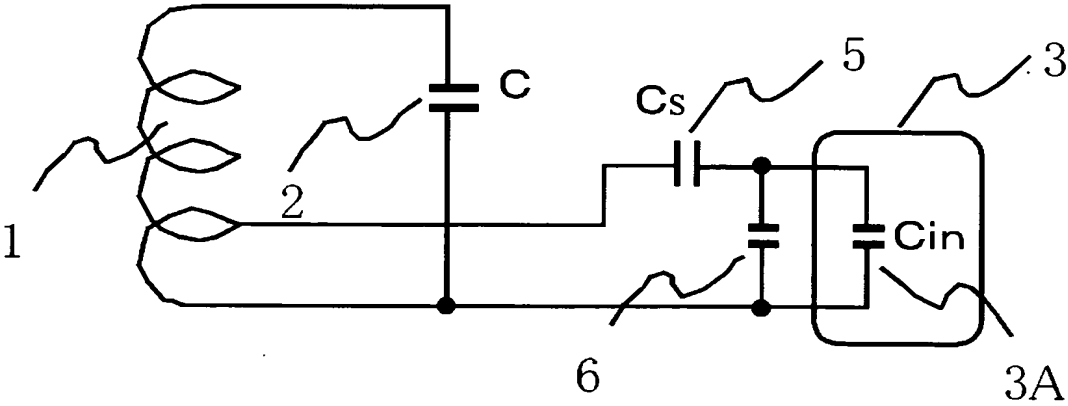
【図 3】

図 3



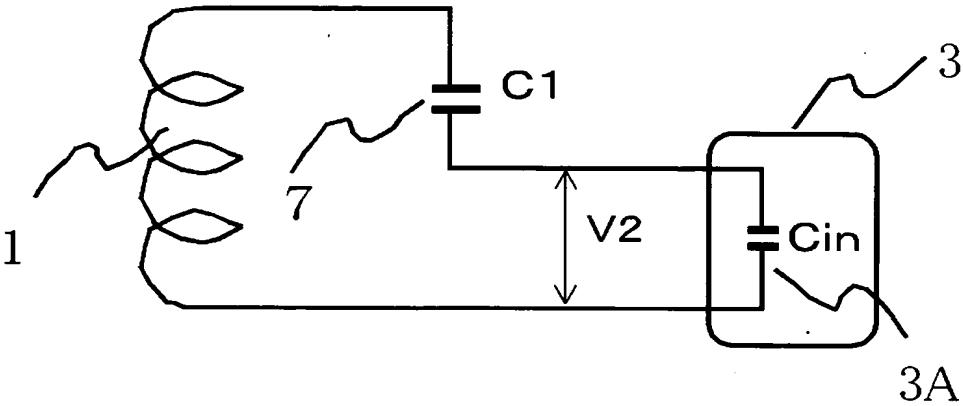
【図 4】

図 4



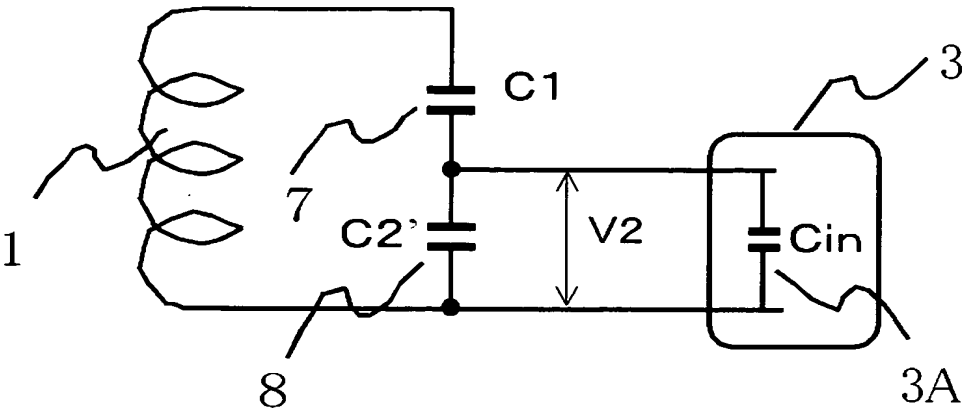
【図 5】

図 5



【図 6】

図 6



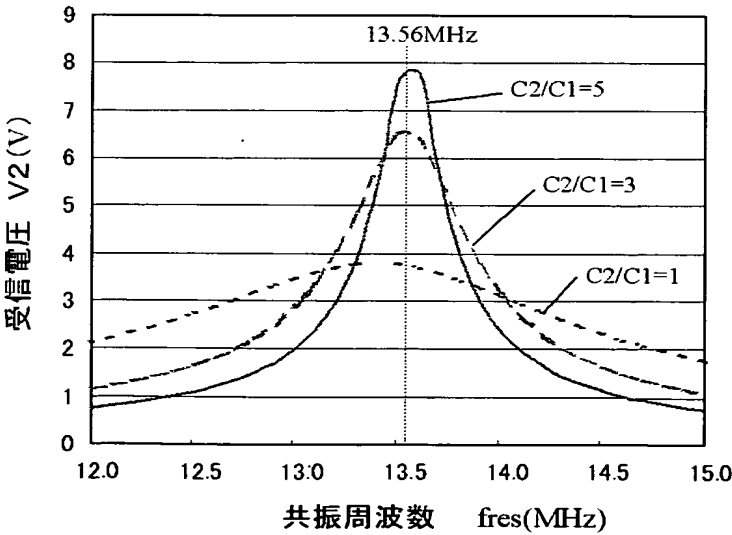
【図 7】

図 7

ICチップ <sup>°</sup> 入力容量		共振周波数		備 考
Cin(pF)	(偏差)	fres(MHz)	(偏差)	
26	(+30%)	13.46	(-0.8 %)	<本発明> L = 9.6 (μH) C1 = 18(pF) C2' = 50(pF)
20	( 0 )	13.58	( 0 )	
14	(-30%)	13.70	(+1.0 %)	

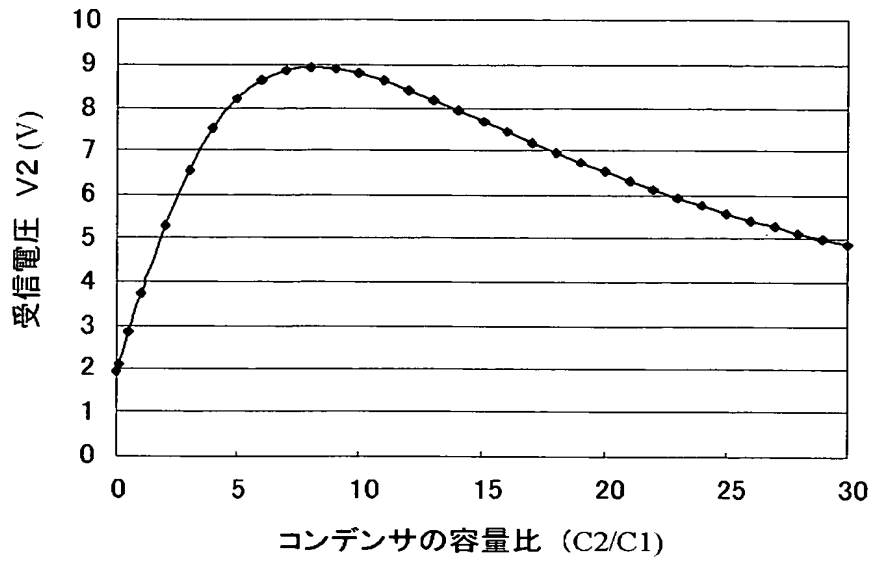
【図 8】

図 8



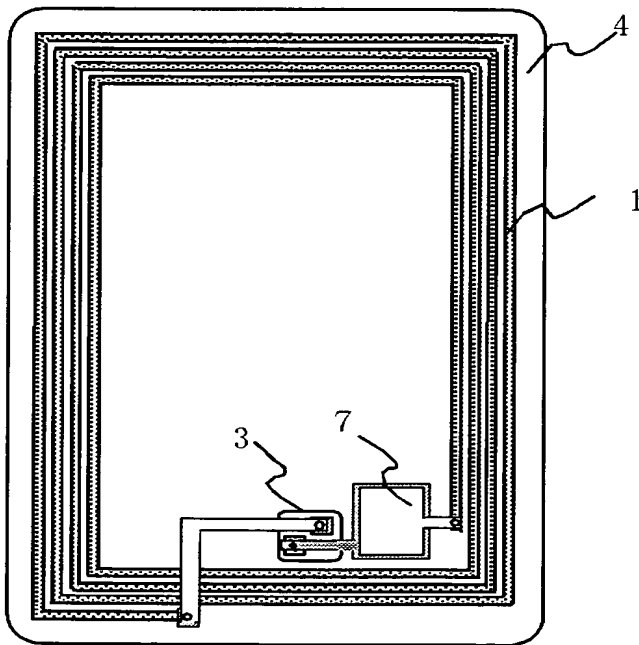
【図 9】

図 9



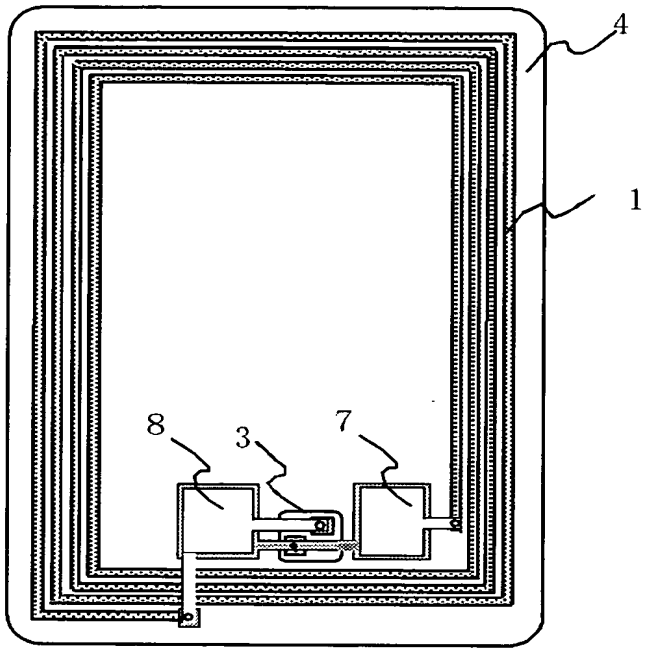
【図 10】

図 10



【図 11】

図 11



**【書類名】 要約書****【要約】**

**【課題】** 共振回路を有する R F I D において、I C 端子間容量の製造バラツキが共振周波数に直接影響し、電力の受信効率および通信距離に直接影響を与える。このバラツキを補正する工程を無くし、製造コストを下げるとともに、効率よく電力を受信する。

**【解決手段】** I C 3 の端子間容量が、共振周波数へ影響が少なくなるように、アンテナコイル 1 の中間タップ 2 からコンデンサ 5 を直列に介して I C 3 に接続する。  
あるいは、コンデンサ 5 を分割し、コンデンサ 5 を直列に介して I C に接続する。

**【選択図】 図 3**

認定・付加情報

特許出願の番号	特願 2 0 0 3 - 4 0 3 9 6 9
受付番号	5 0 3 0 1 9 9 0 4 3 4
書類名	特許願
担当官	第七担当上席 0 0 9 6
作成日	平成 1 5 年 1 2 月 4 日

< 認定情報・付加情報 >

【提出日】 平成15年12月 3日



特願 2 0 0 3 - 4 0 3 9 6 9

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 5 1 0 8 ]

1. 変更年月日

1 9 9 0 年 8 月 3 1 日

[変更理由]

新規登録

住 所

東京都千代田区神田駿河台 4 丁目 6 番地

氏 名

株式会社日立製作所